

## PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2000-148467  
(43) Date of publication of application : 30.05.2000

---

(51) Int.Cl. G06F 9/06  
G06F 1/00  
G06F 12/16

---

(21) Application number : 10-313818 (71) Applicant : SHARP CORP  
(22) Date of filing : 05.11.1998 (72) Inventor : MIYAZAKI ICHIRO

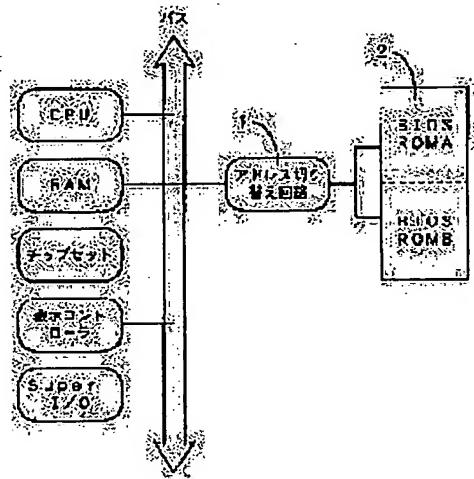
---

**(54) INFORMATION PROCESSOR, BASIC SYSTEM PROGRAM REWRITING METHOD OF INFORMATION PROCESSOR, AND RECORDING MEDIUM RECORDED WITH BASIC SYSTEM PROGRAM REWRITING PROGRAM OF INFORMATION PROCESSOR**

**(57) Abstract:**

**PROBLEM TO BE SOLVED:** To provide an information processor capable of rewriting its BIOS program easily without confusing the user by preventing the processor from being disabled to start owing to a failure in the rewriting of the BIOS.

**SOLUTION:** A BIOS ROM 2 is 2 times as large as the BIOS program size, the BIOS program is held in two divided areas A and B of the BIOS ROM 2 respectively, and the system side is enabled to access only a half area of the BIOS ROM. Further, an address switching circuit 1 is provided between the BIOS ROM 2 and the address bus of the system so that both the area can selectively be accessed.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-148467

(P2000-148467A)

(43)公開日 平成12年5月30日 (2000.5.30)

(51)Int.Cl.\*

G 06 F 9/06  
1/00  
12/16

識別記号

5 4 0  
3 7 0  
3 1 0

F I

G 06 F 9/06  
1/00  
12/16

armacode(参考)

5 4 0 L 5 B 0 1 8  
3 7 0 B 5 B 0 7 6  
3 1 0 J

審査請求 未請求 請求項の数 7 OL (全 11 頁)

(21)出願番号

特願平10-313818

(22)出願日

平成10年11月5日 (1998.11.5)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 宮崎 伊知郎

大阪府大阪市阿倍野区長池町22番22号 シ  
ヤープ株式会社内

(74)代理人 100103296

弁理士 小池 隆彌

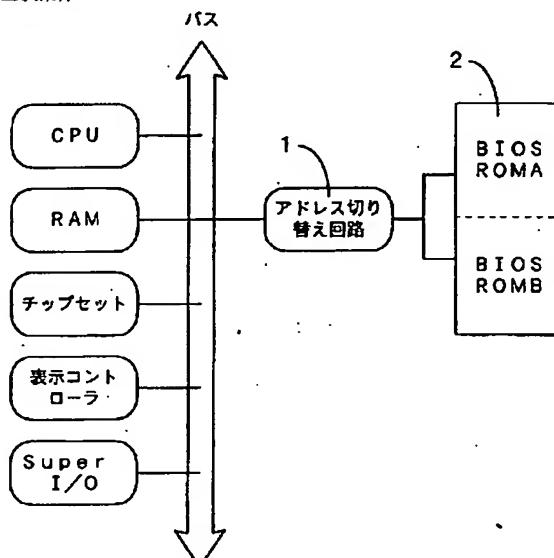
F ターム(参考) 5B018 GA01 GA06 HA03 HA04 HA13  
KA01 KA12 KA13 KA18 KA22  
NA04 NA06 QA05 QA15 RA12  
5B076 AB19 EA03 EB01

(54)【発明の名称】 情報処理装置、情報処理装置の基本システムプログラム書き換方法及び情報処理装置の基本システムプログラム書き換プログラムを記録した記録媒体

(57)【要約】

【課題】 BIOSの書き換え失敗に伴う装置の起動不可能状態の発生を防止し、ユーザに混乱を生ぜしめることなく容易にBIOSプログラムの書き換えが可能な情報処理装置を提供する。

【解決手段】 BIOS ROM2としてBIOSプログラムサイズの2倍以上のものを用い、BIOS ROM2の2分割された領域A、BについてそれぞれがBIOSプログラムを保有する構成とし、システム側からは、BIOS ROMの半分の領域のみがアクセス可能になるようとする。さらに、両方の領域が選択的にアクセス可能になるように、BIOS ROM2とシステムのアドレスバスとの間にアドレス切り替え回路1を有している。



## 【特許請求の範囲】

【請求項1】 各々が基本システムプログラムを記憶した同一のアドレスを有する複数の書換可能基本システムプログラム記憶手段と、前記書換可能基本システムプログラム記憶手段の中のいずれか一つを選択する選択手段とを備え、起動時に前記選択手段によって選択された書換可能基本システムプログラム記憶手段に記憶されている基本システムプログラムに基づいて起動することを特徴とする情報処理装置。

【請求項2】 前記複数の書換可能基本システムプログラム記憶手段のうち前記選択手段によって選択された書換可能基本システムプログラム記憶手段について基本システムプログラムを書き換える基本システムプログラム書換手段を備えることを特徴とする請求項1記載の情報処理装置。

【請求項3】 起動時に前記選択手段によって選択された書換可能基本システムプログラム記憶手段に記憶された基本システムプログラムが正常か否か判断する判断手段と、前記判断手段によって前記基本システムプログラムが正常でないと判断された場合に、書換可能基本システムプログラム記憶手段を切り替える切替手段を備えることを特徴とする請求項1あるいは請求項2記載の情報処理装置。

【請求項4】 前記判断手段が前記選択手段によって選択された書換可能基本システムプログラム記憶手段に記憶された基本システムプログラムが正常でないと判断した場合に基本システムプログラムの異常を知らせる警報手段を備えることを特徴とする請求項3記載の情報処理装置。

【請求項5】 書換可能基本システムプログラム記憶手段に記憶された基本システムプログラムを他の書換可能基本システムプログラム記憶手段に書き写す書写手段を備えることを特徴とする請求項1、請求項2、請求項3、あるいは、請求項4記載の情報処理装置。

【請求項6】 各々が基本システムプログラムを記憶した同一のアドレスを有する複数の書換可能基本システムプログラム記憶手段と、前記書換可能基本システムプログラム記憶手段の中のいずれか一つを選択する選択手段とを備える情報処理装置の基本システムプログラム書換方法であって、

起動時に使用した以外の書換可能基本システムプログラム記憶手段を前記選択手段によって選択し、当該選択した書換可能基本システムプログラム記憶手段の基本システムプログラムを書き換え、当該書き換えた書換可能基本システムプログラム記憶手段の基本システムプログラムを用いてシステムを再起動し、当該起動時に使用した以外の書換可能基本システムプログラム記憶手段を前記選択手段によって選択して基本システムプログラムを書き換えることを特徴とする情報処理装置の基本システム

10

20

30

40

50

## プログラム書換方法。

【請求項7】 各々が基本システムプログラムを記憶した同一のアドレスを有する複数の書換可能基本システムプログラム記憶手段と、前記書換可能基本システムプログラム記憶手段の中のいずれか一つを選択する選択手段とを備える情報処理装置の基本システムプログラム書換プログラムであって、

起動時に使用した以外の書換可能基本システムプログラム記憶手段を前記選択手段によって選択するステップと、当該選択した書換可能基本システムプログラム記憶手段の基本システムプログラムを書き換えるステップと、当該書き換えた書換可能基本システムプログラム記憶手段の基本システムプログラムを用いてシステムを再起動するステップと、当該起動時に使用した以外の書換可能基本システムプログラム記憶手段を前記選択手段によって選択して基本システムプログラムを書き換えるステップとを備えることを特徴とする情報処理装置の基本システムプログラム書換プログラムを記録した記録媒体。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、パーソナルコンピュータ等の情報処理装置に関するものであり、起動時に各種デバイスのテスト、初期化等を行ったり、起動後に電源管理等を行ったりするための基本システムプログラム(BIOS)を内蔵する書き換え可能な不揮発性メモリ(ROM)を有する情報処理装置に関するものである。

## 【0002】

【従来の技術】パーソナルコンピュータ等の情報処理装置は、一般的に、CPU(Central Processing Unit)、RAM(Random Access Memory)、ROM(Read Only Memory)、ハードディスク、チップセット等を搭載している。このうちROMは、通常、電源ON直後の各デバイスの初期化コード、システムの設定プログラム、省電力機能、OS(Operating System)のロード等のシステムに固有な機能を有している。これらのコードをBIOS(Basic I/O System)プログラムといい、BIOSプログラムを内蔵したROMをBIOS ROMと称している。

【0003】従来このBIOS ROMは、EPROM(Erasable P ROM)、OTROM(One Time ROM)を用いており、BIOS ROMの内容を変更するためには、EPROMでは、一度ROMを取り出して書き換えるか、OTROMの場合は、新しいOTROMにBIOS ROMの内容を書いて入れ替えるしか方法が無かった。

【0004】近年は、BIOS ROMにFlash ROMを採用することが多くなってきており、これによ

り、BIOS ROMをシステムからはずさなくとも、ソフトウェアによって書き換える事が可能になってきた。

【0005】しかし、BIOS ROM書き換え中に、停電したり、誤って電源を切ったり、携帯型の情報処理装置ではバッテリ切れを起こすなど、電源が切ると、正常に BIOS ROMに書き込まれずに書き換え動作が終了してしまう。BIOS ROMの性質上、この様な事態に陥ると、システムが2度と立ち上がらなくなる可能性があり、非常に重大な問題である。特に、BIOS ROMをシステムに実装する際にソケットを用いずに基板に直付けしている場合は、BIOS ROMを基板上から外す必要もでてくる。これらの問題があるため BIOS ROMの書き換え作業をユーザに行わせるのは危険が伴った。

【0006】この様な問題に対して、特開平8-69376「BIOSの書き換え制御回路」では、BIOS ROMの内容を、起動にのみ必要な基本部分と、その他の機能を含む部分の拡張部分に分割し、また、BIOS

ROM内部を半分に分割し、それぞれの領域に基本部分、拡張部分を入れるように構成した。さらに、BIOS ROMの上位半分の領域を示すアドレスと、下位半分のアドレスを入れ替えることのできるアドレス切り替え回路を実装した。(図12参照。)そして、BIOS

ROMの内容を書き換える際には、通常上位アドレスに記憶されている基本部分はそのままで、ます、下位アドレスにある拡張部分に新しいBIOS ROMの基本部分を書き込む。正常に書き込み終了後、上位部分に新しい拡張部分を書き込み、その後アドレス切り替え回路によって上位アドレスと下位アドレスとを交換する。こうする事により、いつ電源が落ちても、上位または下位のアドレスどちらかに必ず古い書き換え前のBIOSもしくは書き換えた新しいBIOSの基本部分が記憶されているのでアドレス切り替え回路を操作する事によって、いずれかの部分からシステムを起動する事ができるので、起動しなくなるという事態は発生しない。たとえ書き換えが正常に終了しなくとも、新旧いずれかのBIOS基本部分が残っているため、どちらかの基本部分で起動することができ、再度BIOSの書き換えを行う事が可能となる。

【0007】

【発明が解決しようとする課題】しかし、上述の特開平8-69376ではROM領域を2分割し、基本部分と拡張部分に分けてBIOS ROMを作成する必要がある。しかも原理的に基本部分および拡張部分を同じ大きさにする必要がある。ところが、近年のパーソナルコンピュータは機能の拡張が著しく、起動時の初期化、起動中の拡張機能部分ともにコードサイズが大きくなっている。この状況でBIOSプログラムを設計、開発する際にROM内の2分割した境界を意識しながらBIOS

Sプログラムを作成するのは非常に困難な作業となり、開発効率を著しく低下してしまうという問題があった。

【0008】また、特開平8-69376ではBIOS ROMのアドレス切り替えをユーザが手動で行う必要がある。さらに、BIOS書き換え後にシステムが起動しない場合、ユーザには書き換えに失敗したのかあるいは他の設定がおかしいのか判断がつかないので、ユーザを混乱させるにすぎない結果になりかねない。また、仮にBIOS自身は正常に書き込めていて、設定がおかしい場合に、ユーザがBIOSのアドレスを切り替えてしまうと、システムはBIOSの拡張部分から起動しようとすることになり、正常に起動できなくなる。すなわち、アドレスを切り替えるにも、BIOS ROMのどちらが起動すべき領域なのか、単に設定に問題があるのかの判断がつけられないため、事実上初心者ユーザにはBIOS書き換えが不可能になるという問題があった。

【0009】本発明は、以上の問題を解決するために成されたものであって、BIOSプログラムの設計、開発の際に、基本部分と拡張部分とに分けて考える必要性を無くすことを目的とするものである。すなわち、BIOSプログラムにおいて、プログラムを基本部分と拡張部分とに分けるということは、本来のシステム起動処理、各種装置の設定処理、動作中の電源管理、その他機能の提供等の処理とは別の問題であり、さらに分割という制限を加えることは開発効率を下げる事になるので、本発明はこういった問題をなくす事を目的としている。つまり、BIOS ROMを複数に分割し、それぞれの領域はBIOSプログラムがそのまま入るべき大きさとすることによって、プログラム分割等の、BIOS書き換えの為だけの考慮をしなくてもいいようにすることを目的としている。

【0010】また、BIOS書き換えに失敗した際に起こるユーザの混乱を防止し、ユーザ自身によるBIOS ROMの切り替えを不要にすることによって、コンピュータに不慣れな初心者であっても何の心配もなく簡単にBIOSの書き換えを実施する事のできる情報処理装置を提供することを目的としている。

【0011】さらに、BIOSプログラムの書き換えが完了したのか失敗したのかをユーザに知らしめることによって、全てのユーザに使いやすい情報処理装置を提供することを目的としている。

【0012】

【課題を解決するための手段】上述の問題を解決するために本発明は、各々が基本システムプログラムを記憶した同一のアドレスを有する複数の書換可能基本システムプログラム記憶手段と、前記書換可能基本システムプログラム記憶手段の中のいずれか一つを選択する選択手段とを備え、起動時に前記選択手段によって選択された書換可能基本システムプログラム記憶手段に記憶されている基本システムプログラムに基づいて起動することを特

徴とする情報処理装置である。

【0013】また、本発明は前記複数の書換可能基本システムプログラム記憶手段のうち前記選択手段によって選択された書換可能基本システムプログラム記憶手段について基本システムプログラムを書き換える基本システムプログラム書換手段を備えることを特徴とする情報処理装置である。

【0014】さらに、本発明は起動時に前記選択手段によって選択された書換可能基本システムプログラム記憶手段に記憶された基本システムプログラムが正常か否か判断する判断手段と、前記判断手段によって前記基本システムプログラムが正常でないと判断された場合に、書き換可能基本システムプログラム記憶手段を切り替える切替手段を備えることを特徴とする情報処理装置である。

【0015】さらにまた、本発明は前記判断手段が前記選択手段によって選択された書換可能基本システムプログラム記憶手段に記憶された基本システムプログラムが正常でないと判断した場合に基本システムプログラムの異常を知らせる警報手段を備えることを特徴とする情報処理装置である。

【0016】さらに、本発明は書換可能基本システムプログラム記憶手段に記憶された基本システムプログラムを他の書換可能基本システムプログラム記憶手段に書き写す書写手段を備えることを特徴とする情報処理装置である。

【0017】すなわち、本発明は一般的なコンピュータの構成のうち、BIOS ROMにおいては、完全な形のBIOSプログラムを2個いれる必要があるので、BIOS ROMはBIOSプログラムサイズの2倍以上のものを用い、BIOS ROMの2分割された領域について、システム側からは、BIOS ROMの半分の領域のみがアクセス可能になるようにし、しかも、両方の領域が選択的にアクセス可能になるように、BIOS ROMとシステムのアドレスバスとの間にアドレス切り替え回路を有している。

【0018】また、BIOS ROM内のBIOSプログラムを書き換える際に、現在起動するのに使用しているBIOS ROM領域はそのままにして、別のBIOS ROM領域を書き換えることにより、書き換え作業中に電源が切れてBIOSが正常に書き込めなかった場合でも、前述のアドレス切り替え回路を操作して、書き換えていない側のBIOS ROM領域を有効にする事によりシステムが起動する事ができる。

【0019】さらに、BIOSの起動時にBIOSプログラムのチェックサムを計算する等の処理を行って、起動を行おうとしているBIOSプログラムが正常なものかどうかを確認する。正常である場合はそのまま正常に起動させるが、正常で無いと判定した場合は、正常である方のBIOS ROMを有効にしてシステムを起動させる。

【0020】さらにまた、BIOS ROMが正常に書き換えられたか否かの状態を表示するLED等の表示素子をシステムにつけたり、あるいは、アラーム音発生素子をシステムにつける。

【0021】さらに、BIOS ROM書き換え直後の起動処理において、BIOSプログラムが正常であると判定した場合に、書き換えていないBIOS ROM領域に、書き換えた正常なBIOSプログラムをコピーする機能を有している。

【0022】以上の構成によれば、BIOSプログラムを2個内蔵可能な様に、内部を2分割したBIOS ROMとアドレス切り替え回路により、システム(CPU)からBIOS ROMにアクセスする際に、片側のBIOS ROMのみがアクセス可能になり、また切り替え回路を操作すると、もう片側のBIOS ROMのみがアクセス可能になる。BIOSアップデート時にアップデートに関与せずに保存されるBIOSプログラムが存在できる。

【0023】BIOS書き換えに失敗した場合でも書き換える前のBIOSプログラムが必ず存在する事から、アドレス切り替え回路の操作によって、必ずシステムの起動が保証される。よって再度BIOSの書き換え作業を行うことが可能である。このアドレス切り替え回路の操作はユーザが行うようにすることもできるし、また、CPUが自動的に行うように構成することもできる。

【0024】BIOSの書き換えが成功したか失敗したかを自動的に判定できる為、BIOS書き換え失敗時でもアドレス切り替え回路の操作を行うこと無く、書き換え前のBIOSでのシステム起動が行える。

【0025】BIOSの書き換えが正常に行えたかどうかを、LEDあるいはアラーム音等で容易に確かめることができる。

【0026】BIOSを書き換えた場合に、2つのBIOS ROM領域の内容がつねに同じ最新のBIOSプログラムになる。BIOS書き換えが正常に行えた事を確認してから他の領域にコピーするので安全にコピー可能である。

【0027】

【発明の実施の形態】以下、本発明の実施例を図面を用いて説明する。図1は本発明の一実施例であるパーソナルコンピュータ等の情報処理機器の構成を示す構成図である。従来の一般的なコンピュータの構成に加えて、アドレス切り替え回路1、2つの領域に分割されたBIOS ROM2を有している。このBIOS ROMのそれぞれの領域をBIOS ROMA及びBIOS ROMBと呼ぶ。つまり物理的にROMが1個でも内部を2分割してそれぞれの領域をBIOS ROMA、BIOS ROMBと区別する。近年パーソナルコンピュータのBIOS ROMとして使用されるROMは、ソフトウェアによって、基板から取りはずすこと無く内容を書

き換えることのできるフラッシュROMが使用される事が多い。またこれらフラッシュROMは、8 Kbyte単位や16 Kbyte単位等で書き換えが可能になっているものが多い。本発明はこの様なある領域単位で書換えの可能なフラッシュROM等で実現可能である。

【0028】図1のアドレス切り替え回路1は、システムのアドレス空間上において、BIOS ROMAもしくはBIOS ROMBのいずれかのBIOS ROM領域が割り当てるために切り替えを行う。この切り替え回路1の一実施例について詳述する。

【0029】図2はアドレス切り替え回路の詳細を表す図である。いまBIOSのコードサイズが256 Kbyteであるとする。もちろん、BIOSのコードサイズが、128 Kbyteや、512 Kbyteの場合でもアドレスラインの数が増減するだけで下記に示すと同様の方法で実現可能である。BIOS ROM2は、256 KbyteのBIOS 2個分に入る大きさの容量を持つ512 Kbyteの容量のものが必要である。また256 Kbyteの領域毎に書き換えが行える様なものである必要がある。通常ROM内部を分割して書き換え可能なフラッシュROMは、前述した様に8 Kbyte、16 Kbyteというような単位であるので256 Kbyte単位での書き換えを行うことができる。256 Kbyteづつで総容量512 Kbyteなので、アドレスラインは図示しているA0～A18の19本でBIOS ROM2の全領域にアクセス可能となる。一方システム本体側とは、A0～A17と接続する。よってシステム本体側からは、BIOS ROM2内の256 Kbyteの領域がアクセス可能となる。A18はシステムのアドレスラインとは接続せず、切り替えスイッチ

SW3によって、0 (Low) または1 (High) に固定されるようにする。よってBIOS ROM2は、SW3の値によって上位256 Kbyteがアクセスされるか、下位256 Kbyteがアクセスされるかが選択される。つまり、SW3を0にすると、BIOS

ROM2における19Bitのアドレスラインの最上位ビットが常に0になるのでシステムからアクセスする256 Kbyteのアドレス空間は、512 KbyteのBIOS ROM2におけるアドレス空間(0～7FFFh)のうち、下位256 Byteのアドレス空間(0～3FFFh)が割り振られる事になり、SW3を1にすると、逆にBIOS ROM2の19Bitのアドレスラインの最上位ビットが常に1になるのでシステムからアクセスする256 Kbyteのアドレス空間は、BIOS ROM2のアドレス空間(0～7FFFh)のうち、上位256 Byteのアドレス空間(4000h～7FFFh)となる(図3参照)。

【0030】たとえば、システムからのアクセスにより、A17～A0であらわすアドレスが、3A3A3hだとすると、A18が0の時、BIOS ROM2での

アドレス空間(0～7FFFh)の、03A3A3hにアクセスし、A18が1の時は、同アドレス空間内で7A3A3hにアクセスすることになる。この様に、アドレスラインA18をSW3により操作するという単純な操作でシステム側から意識すること無く、BIOS ROMA、Bの切り替えを行う事ができる。

【0031】次に、BIOSプログラムを書き換える手順を図4を用いて説明する。BIOSプログラムの書き換えであるので、BIOS ROMA BIOS ROMBの領域の内、少なくとも片方の領域には正常に起動するBIOSプログラムが書き込まれている状態を前提とする。今、BIOS ROMAには正常なBIOSが書き込まれていてシステムが起動する状態になっていて、このシステムのBIOSを書き換え(バージョンアップ)する方法を説明する。

【0032】まず、大まかな流れを説明する。最初システムの電源をいれる(S41)と、BIOS ROMAでシステムを起動する(S42)。次にBIOS ROMBの領域をアクセス可能にし、BIOS ROMBの領域に新しいBIOSを書き込む(S43)。この時BIOS ROMAはそのまま残っている。BIOS ROMBの領域がアクセス可能な状態になっているので、その後システムを再起動するとBIOS ROMBの領域から起動する(S44)。万一、BIOS ROMBの領域に新しいBIOSを書き込む途中に不慮の事故でシステムの電源が切れたりしてBIOS ROMBの領域が正常に書き込めなかった場合、BIOS ROMBの領域からシステムが起動できない可能性が高い。その場合は、アドレス切り替え回路によってアドレスを切り替えてBIOS ROMAの領域から起動すれば、正常に起動することが保証できる。

【0033】BIOS ROMAから起動して書き換えが成功するまで何度も何度も手順を繰り返してBIOS ROMBの領域の書き換えが可能であり、システムが起動できなくなる事は無い。

【0034】さて、図3は、本発明で用いられるBIOS ROM2を含んだメモリマップである。図3において、左側の部分は今日非常に一般的なIBM社製PC/AT互換機と呼ばれるパーソナルコンピュータのメモリマップと基本的に同じである。ただし、アドレス最上位に256 KbyteであるBIOS ROM2がマッピングされている。他の部分はRAMおよび他の拡張ボードのROM等で使用される。図の右側上の部分はBIOS ROM2内部のアドレスマップとなっている。BIOS ROM2の上位アドレス部分もしくは下位アドレス部分が選択的に本体のBIOS ROM領域にマッピングされている様子を示している。このメモリマップ及び図5のBIOS書き換え手順を説明する図を参照しながら、少し詳しく、BIOS ROM書き換え手順を説明する。

【0035】まず、システムの電源を入れる(S51)。SW3によってBIOS ROMAが選択されているのでBIOS ROMAからシステムが起動する。BIOS ROMAから起動しているので、SW3が0(Low)になっている。この状態で、システムからBIOS ROM領域(FFFFh~FFCO000h)をアクセスすると、BIOS ROM2内のBIOS ROMAの領域(0h~3FFFh)にアクセスする事になる。BIOSをバージョンアップするためBIOS ROMBに新規のBIOSを書き込むので、SW3を1(High)に切り替える(S53)。この切り替え直後より、BIOS ROM領域へのアクセスは、BIOS ROM内のBIOS ROMBの領域(40000h~7FFFh)へのアクセスに変換される。BIOS ROMBが選択されている状態でBIOS書き換えソフトを起動し、BIOSの書き換えを実行する(S54)。最後に書き換え後にシステムを再起動する(S55)。S54の書き換え時に正常に書き換えが終了した場合は、再起動時にSW3が1になっているので書き換えた新しいBIOS ROMBの領域からシステムが起動する(S56)。S54において、BIOS ROMBの領域書き換え中にシステムの電源が落ちるなどの事故により、BIOS ROMBが正常に書き換えられなかった場合において、上述している様に、BIOS ROMAの領域はBIOS書き換え時に何もアクセスされていないため、そのまま書き換え前のBIOSが残っている。壊れている可能性の高いBIOS ROMBではなく、SW3を1に設定することによって、正常なBIOS ROMAが選択されてシステムを起動すると正常に起動することができる。正常に起動した後、再度図5の手順によりBIOS ROMBの書き換えを行えば良いわけである。つまり、書き換えに失敗しても成功するまで上記の手順を繰り替えて実行できる。いかなる場合においてもシステムが起動できなくなることはない。

【0036】BIOSプログラムは、通常自身が正常かどうかを判定するために、起動処理の早い段階でプログラム全体のチェックサムを計算する。その結果が正しい場合のみ起動を続行し正しくない場合は、起動を中断するのが一般的である。このチェックサムの計算はBIOS書き込みが正常に行えたかを判定するのに使用できる。

【0037】ここで、スイッチSW3を、ジャンパスイッチ等の物理的なスイッチでは無く、I/Oポート等に対応させてソフトウェアで制御できるように構成することによって、CPUからバスを通じてスイッチの状態を変更することができるようになる。BIOSプログラムの先頭において、チェックサムを計算した結果、その起動を行ったBIOSが不正なBIOSであると判断した場合、SW3を他方に切り替えれば、BIOS書き換えに

失敗した場合でも自動的に他方の正常なBIOSから起動できる。この手順を図6を用いて説明する。

【0038】電源ON(S61)後、SW3が0ならBIOS ROMA内のBIOSプログラムの起動処理プログラムに制御が移り、SW3が1ならBIOS ROMB内のBIOSプログラムの起動処理プログラムに制御が移る(S62)。BIOSプログラム内部では、電源ON後BIOSプログラムに制御が移り、起動処理開始直後にROMのチェックサムを計算する(S63)。10 計算の結果チェックサムが正常であったと確認された場合は問題なくそのまま起動処理を続行する(S64)。チェックサムが異常であったと判定した場合には、BIOSプログラムが正常に書き込まれていないと判断する。正常に書き込まれていないBIOSでこの後起動処理を続行する事はできない。この場合、BIOSプログラムはSW3を現在0ならば1に、現在1ならば0に切り替える(S65)。その後システムをリセットして再起動をおこない(S66)、再びS62の処理に移る。SW3が切り替えられているので、今回は正常に書き込まれている書き換える前のBIOS ROM領域のBIOSプログラムによる初期化処理が実行される。当然チェックサム計算は正常になり、BIOSは起動処理を継続してシステムは正常に起動する(S64)。

【0039】他方のBIOS ROM領域は正常にBIOSプログラムが書き込まれていないので、再度書き換え処理を行えば良い。この様に書き換えに失敗しても何度も正常なBIOS ROM領域から自動的にシステムが起動してくれる。ただし、この状態では、装置が正常に起動してしまうので、ユーザにはBIOS ROMの書き換えが希望したとおりに正常に終わったのか否か判断が付かない。これを避けるために図7乃至図9に示すようにBIOS ROMの書き換えの失敗を警告するためにLED表示をしたり、あるいはアラーム音を鳴らす等の方法を探ることで、ユーザに再書き換えを促すことができる。

【0040】図7にLEDによる状態表示を行う場合の構成図を、また、図8にアラーム音を鳴らすようにする場合の構成図を示す。これは図1の装置に書き換え状態の表示の為の状態表示LED4あるいは書き換え失敗を警告するアラーム音発生装置5を加えたものである。

【0041】図9はこれらの場合の処理の流れを説明するための図である。電源ON(S91)後、SW3が0ならBIOS ROMA内のBIOSプログラムの起動処理プログラムに制御が移り、SW3が1ならBIOS ROMB内のBIOSプログラムの起動処理プログラムに制御が移る(S92)。BIOSプログラム内部では、電源ON後BIOSプログラムに制御が移り、起動処理開始直後にROMのチェックサムを計算する(S93)。計算の結果チェックサムが正常であったと確認された場合は問題なくそのまま起動処理を続行する(S94)。

4)。チェックサムが異常であったと判定した場合には、BIOSプログラムが正常に書き込まれていないと判断する。正常に書き込まれていないBIOSでこの後起動処理を続行する事はできない。この場合、BIOSプログラムはSW3を現在0ならば1に、現在1ならば0に切り替える(S95)。次にBIOSが異常であることを示す為に状態表示LED4の点灯あるいはアラーム音発生装置5からアラーム音を発生させる(S96)。その後システムをリセットして再起動をおこない(S97)、再びS92の処理に移る。SW3が切り替えられているので、今回は正常に書き込まれている書き換える前のBIOS-ROM領域のBIOSプログラムによる初期化処理が実行される。当然チェックサム計算は正常になり、BIOSは起動処理を継続してシステムは正常に起動する(S94)。

【0042】ここで、システム起動後にLEDが点燈あるいはアラーム音が発生した場合、BIOS-ROMの片側の領域においてBIOSプログラムが正常に書き込まれていない事を示している。すなわち、正常起動状態でLEDが点燈しているあるいはアラーム音が発生している場合、その時SW3が0になっていればBIOSROMが、SW3が1になっていればBIOS-ROMがチェックサムの値が不正であり、BIOSプログラムが正常に書き込まれていないことになる。これを基に、不正である側のBIOS-ROMに対して再度書き換えを実行すればよい。

【0043】図10の装置は図1の情報処理装置に状態表示LED4とBIOSプログラムを書き換えたという情報を保持するためのBIOS書き換えフラグ6とを具備したものである。もちろん、状態表示LEDに変えてアラーム音発生装置その他のものを装備する事も可能である。通常パーソナルコンピュータ等は各種設定情報を保存するために電池等で常時電源が入る様にバックアップされているCMOSRAM等の不揮発性メモリを持っている。このBIOS書き換えフラグ6はこの様な不揮発性メモリの一部で実現することができる。

【0044】本構成におけるBIOS書き換えの処理を図11に基づいて説明する。まず本体電源をONする(S111)。SW3が0の場合は、BIOS-ROM Aから、1の場合はBIOS-ROM Bからシステムが起動する(S112)。書き換えの為起動に使用していない方のBIOS-ROM領域にSW3を切り替える。SW3が0だった場合は1に、1だった場合は0に変更する(S113)。切り替えたBIOS-ROM領域に対して新しいBIOSプログラムを書き込む(S114)。書き換え終了後、BIOS書き換えプログラムは書きえた事を示すためにBIOS書き換えフラグ6をセットする(S115)。BIOS-ROMを書き換えたのでシステムを再起動する(S116)。書き換えられたBIOS-ROMから起動が始まる(S117)。次に

起動処理の初期段階でチェックサムを計算し、書換えたBIOSが正常なものか判断する(S118)。

【0045】先のBIOSの書き換え処理(S114)で電源断等なんらかの原因で正常に書き換えられなかつた場合は、このチェックサム計算(S118)でBIOSが正常でないと判定される。また、正常に書き換えられなかつた場合は、書き換えが終了しないで書き換え(S114)の後のBIOS書き換えフラグ6はセットされておらずフラグはリセットされている。BIOSの判断の結果BIOSが正常でないと判断された場合は、SW3を反転させ(S119)、状態表示LED4を点灯し(S1110)、システムを再起動し(S1111)、書き換え前の旧BIOS-ROM側で起動処理を開始する(S1117)。その後のチェックサムの計算(S1118)は正常になるので、通常の起動処理を行う(S1112)。BIOS書き換えフラグ6は上述の様にクリアされているので確認(S1113)の結果、通常のOSのロードとなる(S1114)。こうして正常に起動した後、ユーザは状態表示LEDの点灯でBIOSの書き換えに失敗した事が判るので、再度BIOS-ROMの書き換えを行えばよい。

【0046】一方BIOS書き換え直後のチェックサムの計算(S118)において正常にBIOSが書き込まれていると判定した場合は、まだ旧BIOSプログラムが書き込まれたままになっている他方のBIOS-ROMの領域に新しいBIOSプログラムをコピーする作業を開始する。しかし、すぐにコピー作業を開始するわけではなく、通常の一連の起動処理を先に行う(S1112)。というのも前述の様にチェックサム計算は起動処理の極初めの部分であり、この時点ではコピー作業に必要なRAMを始めとするデバイスが初期化されていない。よってBIOS-ROMのコピー作業は、BIOS起動処理全体の最後に行う。通常の起動処理が終了した時点でBIOS書き換えフラグ6を確認する(S1113)。

【0047】BIOS書き換えフラグ6がセットされていない場合は、直前の起動時にBIOSの書換え等は行っておらず、通常使用時の起動であるので何もせずBIOSプログラムの起動処理は終了し、ハードディスク等に保存されているOSの起動処理を開始しOSに処理を渡す(S1114)。

【0048】BIOS書き換えフラグ6がセットされている場合、この起動の直前にBIOSが書換えられて、現在起動に指定されているBIOS-ROMと反対側のBIOS-ROM領域に入っているBIOSプログラムは書き換え前の旧BIOSであることを示す。この場合、2つのBIOS-ROM領域間でのBIOSプログラムのコピー作業を開始する。まず、現在起動しているBIOS-ROM領域の内容を初期化の終了しているRAMにコピーする(S1115)。通常RAMは、少な

くとも数メガバイト、多くて数百メガバイトの容量があるのでコピーするのに容量は十分ある。次に書き込みを行うため、SW3を反転して旧BIOSがアクセスできる様にする(S1116)。すなわち、現在SW3が0でBIOS ROMAから起動していれば、SW3を1に変更して旧BIOSが入っているはずのBIOS ROMをアクセス可能にし、SW3が1の場合はその逆にSW3を0にしてBIOS ROMAをアクセス可能にする。BIOS ROM内に内蔵しているBIOS書き込みプログラムを起動して、RAM上にコピーしている新BIOSプログラムをしかるべきBIOS ROM領域に書き込む(S1117)。

【0049】正常に書き込みが終了した場合は、書き換え後BIOS書き換えフラグ6をクリアする(S1118)。この時点ではBIOS ROMA、BIOS ROM共に新しいBIOSプログラムに書き換わった事になる。BIOS ROMを書き換えたのでシステムを再起動する(S1119)。通常の起動なので、S117、S118、S1112、S1113、S1114の順に処理が進みOSが正常に起動する。

【0050】S1115で万一書き換え中に電源が切れる等の事故が発生した場合は、次に起動した場合(S1117)のBIOS起動処理を行うが、S1115の途中での電源断なのでSW3は正常なBIOS ROMの方に設定されている。よって、チェックサム計算ではOKとなり、起動処理を行い(S1112)、BIOS書き換えフラグ6を確認する(S1113)。先のS1115でのBIOS書き換え途中での電源OFFにより、BIOS書き換えフラグ6は依然としてセットされたままであるので再度BIOS ROMのコピーを始める(S1115、S1116、S1117)。正常に行えた場合は先に説明した通りの手順で、BIOS書き換えフラグ6のクリア(S1118)、再起動(S1119)を行い正常に起動する。再度書き換え中に不具合が発生した場合は、上記の手順を繰り返し、最終的には正常に書き換えられる。

【0051】一方S1115ではなく、S1117で万一書き換え中に電源が切れる等の事故が発生した場合は、次に起動した場合(S1117)のBIOS起動処理を行うが、チェックサム計算でNGとなり、SW3を切り替え(S1119)、システムを再起動する(S1111)。再度BIOS起動処理(S1117)となる。この時のBIOSは最初に書き換えた新しいBIOS ROMから起動する事になる。正しく書き込まれているBIOSなのでチェックサム計算(S1118)において今度は正常となり、起動処理を行い(S1112)、BIOS書き換えフラグ6を確認する。先のBIOS書き換え途中での電源OFFにより、BIOS書き換えフラグ6は依然としてセットされたままであるので再度BIOS ROMのコピーを始める(S1115、S1116、S1117)。

7)。正常に行えた場合は先に説明した通りの手順で、書き換えフラグ6のクリア(S1118)、再起動(S1119)を行い正常に起動する。再度書き換え中に不具合が発生した場合は、上記の手順を繰り返し、最終的には正常に書き換えられる。以上の手順により、BIOS書き換え中にどこで電源が切れたとしても、最終的にはBIOS ROMA、BIOS ROMBとも新しいBIOSプログラムが正常に書き込まれる事になる。

【0052】以上説明した、基本システムプログラム書き換え方法は主要部分として、起動時に使用した以外のBIOS ROMをアドレス切り替え回路によって選択するステップと、選択したBIOS ROMのBIOSを書き換えるステップと、書き換えたBIOS ROMのBIOSを用いてシステムを再起動するステップと、この再起動時に使用した以外のBIOS ROMをアドレス切り替え回路によって選択してBIOSを書き換えるステップとを備える基本システムプログラム書き換えプログラムとして、フロッピー(登録商標)ディスクやCD-ROM等に記録して供給、配布することができる。

20 【0053】

【発明の効果】以上説明したように、本発明によれば、BIOSプログラムの書き換えを行う際に、書き換えのいかなる段階においても書き換え前のBIOSプログラムがシステム中に存在する。このため、電源断等の理由でBIOSプログラムの書き換えに失敗しても必ず書き換え前の完全の形のBIOSで起動できる。そのまま書き換え前のBIOSで通常使用することも可能であり、また何度もBIOSの書き換えを再実行することもできる。

30 【0054】また、BIOS書き換えに失敗した時に、アドレス切り替え回路を操作する事なく書き換え前のBIOSで起動できるので操作性が向上する。ユーザは書き換えに失敗しても自動的に起動してきたシステムで再度BIOS書き換えを実行できる。

【0055】さらに、BIOS書き換えに失敗したかどうかをLED等で簡単に確認できる。BIOS書き換え時に正常に書き換えが成功したか注意深くシステムを監視していなくても、BIOS書き換え操作後再起動してきた時にBIOS書き換えが正常に行われたかどうかが簡単に理解できる。

【0056】また、BIOS書き換えに失敗したかどうかをアラーム音等で簡単に確認できる。BIOS書き換え時に正常に書き換えが成功したか注意深くシステムを監視していなくても、BIOS書き換え操作後再起動してきた時にBIOS書き換えが正常に行われたかどうかが簡単に判断できる。

【0057】さらに、BIOS書き換え成功後、2つのROM領域に常に同じBIOSプログラムが入る事になるので、2つのROM領域にあるBIOSプログラムのバージョンを気にする必要がまったくなくなる。シス

ムになんらかの不具合が生じて万が一アドレス切り替え回路の設定が逆になってしまって問題はない。つまり2つのBIOS ROM領域を意識する必要が無くなり、ユーザからはBIOS書き換えに失敗してもやり直すことの可能な通常のBIOS ROMとして扱う事が可能である。

【図面の簡単な説明】

【図1】本発明の一実施例である情報処理機器の構成を示す図である。

【図2】本発明のアドレス切り替え回路の詳細を表す図である。

【図3】本発明で用いられるBIOS ROMのメモリマップである。

【図4】本発明のBIOSプログラム書き換え手順を説明する図である。

【図5】本発明のBIOSプログラム書き換え手順を説明する図である。

【図6】本発明のBIOSプログラム書き換え手順を説明する図である。

\* 【図7】本発明の他の実施例である情報処理機器の構成を示す図である。

【図8】本発明のさらに他の実施例である情報処理機器の構成を示す図である。

【図9】本発明のBIOSプログラム書き換え手順を説明する図である。

【図10】本発明の他の実施例である情報処理機器の構成を示す図である。

【図11】本発明の他のBIOSプログラム書き換え手順を説明する図である。

【図12】従来の情報処理機器の構成を示す図である。

【符号の説明】

1 アドレス切り替え回路

2 BIOS ROM

3 アドレス切り替えスイッチ

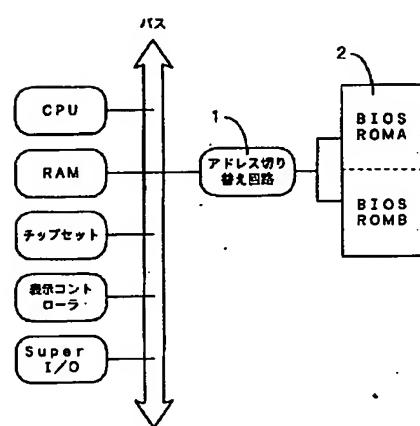
4 状態表示LED

5 アラーム音発生装置

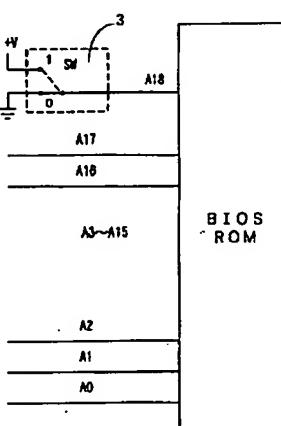
6 BIOS書き換えフラグ

\*

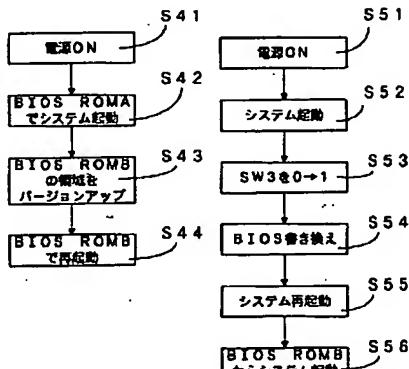
【図1】



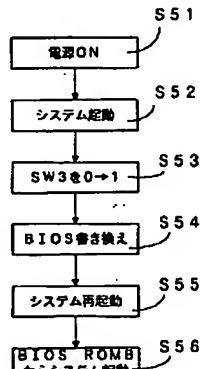
【図2】



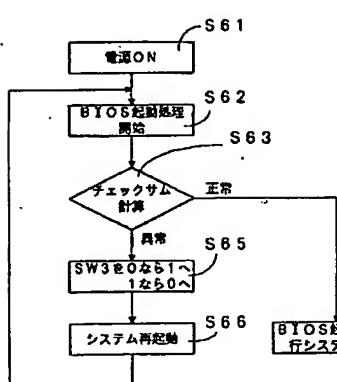
【図4】



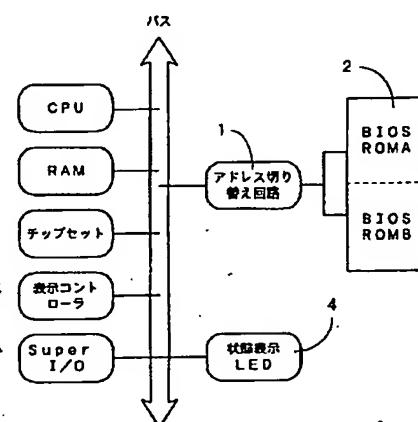
【図5】



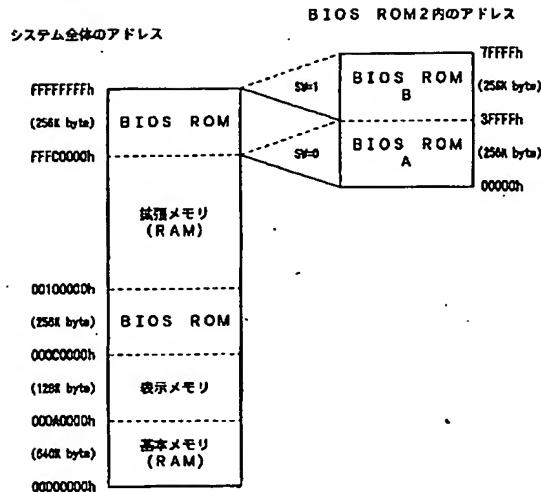
【図6】



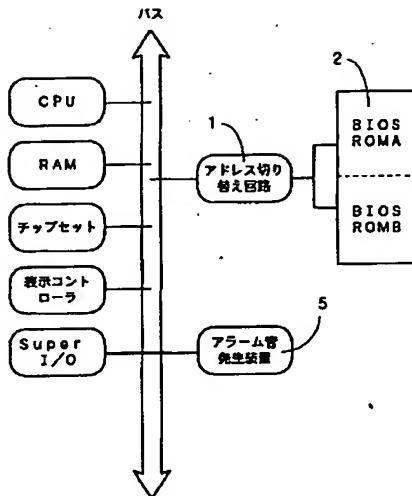
【図7】



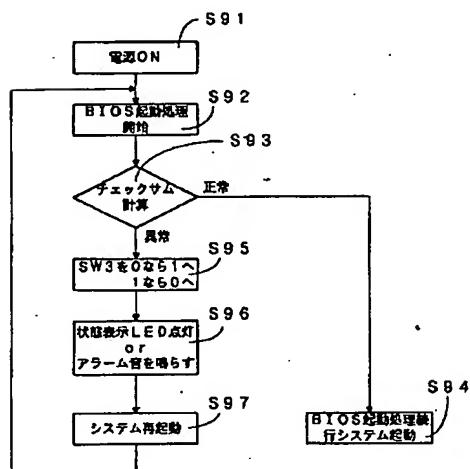
【図3】



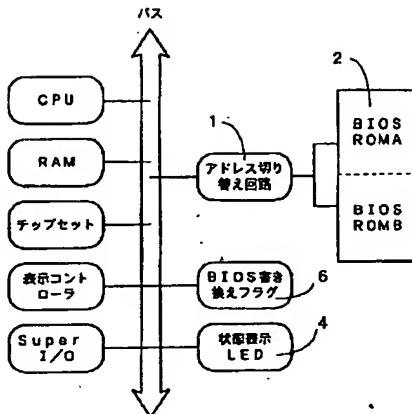
【図8】



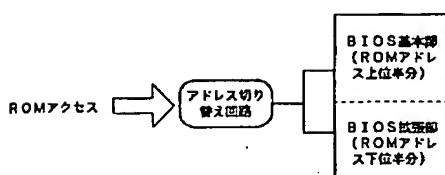
【図9】



【図10】



【図12】



【図11】

